

DATA MEMORY TEST PROGRAM

This test program checks desired data memory area in address 004~499.

このテスト・プログラムは004~499番地中、任意の範囲データ・メモリ・エリアをチェックする。

Key Operation

1. Load test program at any step number.
2. Press **C** then **START**.
3. Enter starting data memory address E1.
4. Press **START**.
5. Enter ending data memory address E2
6. Press **START**.
7. Enter numeral data to store in memory register M003 and it is transferred to address E1~E2 for comparison operation (TEST OK)
8. Press **START**.

When there is faulty memory register, address number and content of its register are printed out (TEST END)

キー操作

1. テスト・プログラムを任意のステップのところに LOAD する。
2. **C** 次に **START** を押す。
3. チェック開始番地 E1 を入力する。
4. **START** を押す。
5. チェック終了番地 E2 を入力する。
6. チェック用の数値データを入力する。
7. **START** を押す。

Since memory cards are the same for program and data, program memory cards can be checked by changing them with data memory area cards.

Print Form (印字フォーム)

1. Address 010~020 with no faulty register.

(不良レジスタがない場合の 010~020 番地のチェック)

DATA MEMORY TEST
STARTING ADDRESS
10 E
ENDING ADDRESS
20 E
DATA 3 E
TEST OK

2. Address 390~402 with faulty address 400~402.

(400~402 番地に不良レジスタがある場合)

DATA MEMORY TEST
STARTING ADDRESS
390 E
ENDING ADDRESS
402 E
DATA 3 E
ADDRESS DIFFERENT DATA
400 0.00000000000000 00
401 0.00000000000000 00
402 0.00000000000000 00
TEST END

DATA MEMORY TEST PROGRAM

0000	SP	0050	CHA
0001	00	0051	E
0002	LF	0052	N
0003	+	0053	D
0004	04	0054	I
0005	CHA	0055	N
0006	D	0056	G
0007	A	0057	
0008	T	0058	,A
0009	A	0059	D
0010	(Space)	0060	D
0011	M	0061	R
0012	E	0062	E
0013	M	0063	S
0014	O	0064	S
0015	R	0065	CHA
0016	V	0066	+
0017		0067	03
0018	T	0068	E (E2)
0019	E	0069	SM
0020	S	0070	02
0021	T	0071	LF
0022	CHA	0072	CHA
0023	LF	0073	D
0024	CHA	0074	A
0025	S	0075	T
0026	T	0076	A
0027	A	0077	CHA
0028	R	0078	LF
0029	T	0079	CE
0030	I	0080	E
0031	N	0081	SM
0032	G	0082	03
0033		0083	FLG
0034	A	0084	10
0035	D	0085	RM
0036	D	0086	03
0037	R	0087	IND
0038	E	0088	SM
0039	S	0089	00
0040	S	0090	CE
0041		0091	1
0042	CHA	0092	SM
0043	E (E1)	0093	00
0044	70	0094	RM
0045	SM	0095	00
0046	00	0096	-
0047	SM	0097	RM
0048	01	0098	02
0049	LF	0099	=

Repeat until data in M003 is transferred to register E1 ~ (E2-1).

Data → E2	0100	IFNE
	0101	10
	0102	RM
	0103	03
	0104	IND
	0105	SM
	0106	00
	0107	CM
	0108	00
Comparison operation	0109	FLG
	0110	20
	0111	IND
	0112	RM
	0113	01
	0114	-
	0115	RM
	0116	03
	0117	=
	0118	IFNE
	0119	30
	0120	FLG
	0121	40
	0122	CE
	0123	1
	0124	SM
	0125	01
	0126	RM
	0127	01
	0128	-
	0129	RM
	0130	02
	0131	=
Comparison operation	0132	IFNE
	0133	20
	0134	IND
	0135	RM
	0136	01
	0137	-
	0138	RM
	0139	03
	0140	=
	0141	IFNE
	0142	30
	0143	→
	0144	08
	0145	CHA
	0146	T
	0147	E
	0148	S
	0149	T

When register E2 is faulty.

When faulty register except E2

0150		
0151	O	
0152	K	
0153	CHA	
0154	LF	
0155	EP	
0156	BB	
0157	FLG	
0158	BB	
0159	1	
0160	EM	
0161	BB	
0162	RM	
0163	BB	
0164	-	
0165	1	
0166	=	
0167	IFNE	
0168	60	
0169	CHA	
0170	A	
0171	D	
0172	D	
0173	R	
0174	E	
0175	S	
0176	S	
0177	CHA	
0178	→	
0179	BB	
0180	CHA	
0181	D	
0182	I	
0183	F	
0184	F	
0185	E	
0186	R	
0187	E	
0188	N	
0189	T	
0190		
0191	D	
0192	A	
0193	T	
0194	A	
0195	CHA	
0196	FLG	
0197	BB	
0198	LF	
0199	RM	

When 2nd or 3rd faulty register is detected.

0200	01	
0201	FIX	}* 1
0202	00	
0203	COL	
0204	03	
0205	→	
0206	02	
0207	IND	}* 2
0208	RM	
0209	01	
0210	COL	
0211	00	
0212	RM	}* 3
0213	01	
0214	-	
0215	RM	
0216	02	
0217	=	}* To step 0120.
0218	IFNE	
0219	40	

*1
Print address of
faulty register

*2
Print content of
faulty register

x3
Detect end of
operation compare

